This are actual Scans of the original Service Manual for the Commodore 64, known in Argentina as Drean Commodore 64.

This manual was the Argentine version, in Spanish, of the Commodore Service Manual, released in February 1985.

This is the manual who was used in Argentina for servicing the computers manufactured by Drean San Luis SA and for Commodore itself, because both versions coexisted in the market.

There were a huge number of imported C=64s that were essentially the same machine as national build 64's, with video format changes, (machines in Argentina runs on PAL-N format, but imported American computers uses NTSC format.).

The company Drean Commodore SA was headquartered in San Luis province, and was a major manufacturer of home apparatus, like laundry machines, TVs, VHS, air condition units, etc.

In early 80's they contacted Commodore for a partnership to build their computers in Argentina.

After negotiations with Jack Tramiel himself, a deal was reached in which Drean would use spare parts and failed motherboards from Commodore manufacturing plants to build the Drean's computers.

Chassis, keyboards, power supply and some other stuff where locally produced in San Luis plant and in Buenos Aires plant.

In the Commodore plants in US, the faulty motherboards where stripped of its chips and where shipped to Argentina piled in containers, meanwhile the chips were shipped in another shipment.

They where brought to the Drean plants and put them together again and repaired, TV format changed to PAL-N standard, packed and sold around the country under the Drean Commodore brand.

The manual you have here, where the actual manual those people used at Drean Factories to repair the computers, and where also used by the people of the extensive network of dealers and technical service on the "authorized" shops.

Have fun repairing your Drean Commodore!

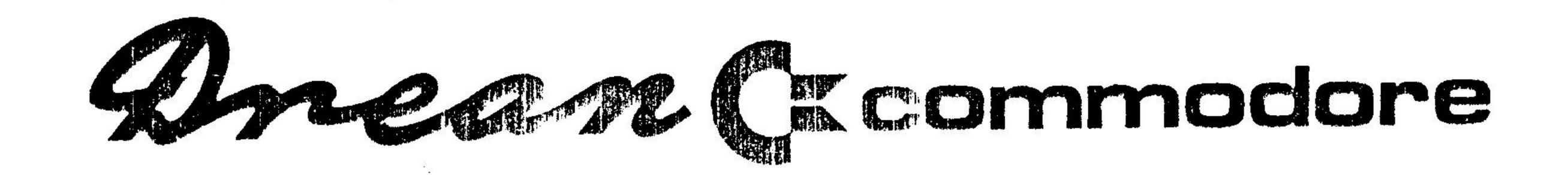
Scans by Francisco Moreno aka PanchoAMD in www.retrocomputacion.com.ar

Feel free to share this info along with this txt.

NR: This manual scans, lacks the 6 circuits schematics. Those blueprints where printed in A3 format and attached to the manual.

Where titled: Schematic #326106 sheets 1 and 2, Schematic #251138 sheets 1 and 2, and finally Schematic #251469 sheets 1 and 2.

Those where the blueprints of the entire machine electronic circuit, in correspondence with the 3 main PCB versions.



MANUAL DE SERVICE COMPUTADOR MODELO C64 FEB. 1985 PN-314001-02

CONFIDENCIAL

MAQUINAS DREAN COMMODORE

Av. Wilson 1200, West Chester, Pennsylvania

Commodore no garantiza ni formal ni implícitamente la información contenida en el / presente folleto. Esta únicamente se da a título informativo y el riesgo en cuanto a calidad y exactitud corre por cuenta del usuario. Commodore no será responsable por ningún daño que sea consecuencia o emergente del uso de la información aquí contenida. La presente enumeración de cualquier repuesto disponible no constituye en ningún caso una recomendación o garantía en cuanto a calidad o conveniencia de dicho repuesto. La reproducción o el uso sin permiso expreso del contenido editorial o gráfico en cualquier tema está prohibida.

Este manual contiene informacion patentada y registrada en copyright. Ninguna parte de esta publicación puede ser reproducida, almacenada en un sistema de obtención de datos o transmitida en ninguna forma o por ningún medio electrónico, mecánico, fotocopia, grabacion u otro, sin el previo permiso escrito de Commodore Electronics Limited.

Copyright 1985. Todos los derechos reservados.

CONTENIDO

TITULO	PAGINA
ESPECIFICACIONES	1,2
LISTA DE PARTES DEL PRODUCIO	3
DIAGRAMA EN BLOQUE	4
TEORIA DE CIRCUITOS	
FUENTE DE ALIMENTACION	5
LOGICA DE BORRADO	6
CIRCUITOS RELOJ	7
ENTRADA/SALIDA, ROM, PUERTO DE EXPANSION	8
LOGICA DE CONTROL RAM (Memoria de Libre Acceso)	9
SALIDA DE VIDEO Y AUDIO DE 5 PINES	10
SALIDA DE VIDEO Y AUDIO DE 8 PINES	11
INTERFASE DE CASSETTE	12
TECLADO, INTERFASE DE JOYSTICK Y PADDLE	13,13'
INTERFASE EN SERIE, PUERTO DE USUARIO	14
GUIA DE BUSQUEDA DE FALLAS	15,16,17
IDENTIFICACION DE LA PLAQUETA	18
MONTAJE PCB # 326298-01	
DISTRIBUCION DE LA PLAQUETA	19 .
LISTA DE PARTES	20,21
ASIGNACION DE PINES	22,22',22"
ESQUEMA # 326106	
MONTAJE DE PCB # 250407-04	
DISTRIBUCION DE LA PLAQUETA	24
LISTA DE PARTES	25,26
ESQUEMA DEL MODULADOR # 251025	27,27'27"
ESQUEMA # 251138	28,28',28"
ASIGNACION DE PINES	28
ENSAMBLE DE PCB # 250425-01	
DISTRIBUCION DE LA PLAQUETA	29

TITU	1.0	PAGINA
1110.	LISTA DE PARTES	30,31
	ESQUEMA DEL MODULADOR # 251696	2,32',32'
	ESQUEMA # 251469	33',33'
	ASIGNACION DE PINES	
	ADIGITACION DE 12.	

COMPUTADOR C64

DESCRICION GENERAL

La Commodore 64 "multipropósito" es una computadora completa para aplicaciones en la enseñanza, el hogar o pequeñas empresas. Respaldada por periféricos de calidad y una amplia gama de sofware (programas y sistemas de programación), la C 64 es perfecta para la familia. Ninguna otra computadora puede ofrecer tal variedad de usos y aplicaciones a un precio tan accesible.

MEMORIA

64 K RAM.

ROM

20 K ROM Standard (incluyendo sistema operativo e intérprete Básico).

MICROPROCESADOR

6510A Microprocesador - 1.02 Mhz reloj. Compatible con el 6502.

PANTALLA

40 columnas x 25 líneas de texto.

COLORES

16 colores (fondo, borde y caracteres).

CARACTERES

Letras mayúsculas y minúsculas, números y sím bolos. Caracteres invertidos. Todos caracteres gráficos PET.

MODOS GRAFICOS

Texto alfanumérico, Gráficos de alta resolución.

320 x 200 "pixels".

SPRITES

8 sprites independientes (Bloques y objetos mó viles de alta resolución). Cada uno consiste de 24 x 21 Pixels de hasta 4 colores. Cada uno expansible independiente horizontal y vertical mente. Detección de colisiones de sprite y de datos a sprite.

SONIDO

El dispositivo interface de sonido 6581, incluye 3 generadores de tono independientes - cada una con 9 octavas. Cada tono incluye generador programable de ataque, decaimiento, sostenimien to y relajación (ADSR) y control de 4 formas de onda: diente de sierra, triangular, variable, impulsos de ancho variable y ruido. Filtro programable.

Pasabajo, pasaalto y pasabanda. Entrada externa de sonido.

TECLAS

66 teclas en total. 2 teclas de control de cursor. 4 teclas de función reprogramables hasta 8 funciones en total. Conjunto de letras mayúsculas y minúsculas, juego de caracteres gráficos.

Puerto de usuario. Puerto serie. Conector de /

/de cartucho. 2 palancas de juego (joystick) y paddles. Puerto de video. C 1530 Puerto interface de cassette.

CARACTERISTICAS

Basic 2.0 incorporado - más de 70 comandos, sentencias y funciones. Compaginador de pantalla total.

PERIFERICOS

Disk Drive C 1541, Datasette C 1530, Impresora de Matriz de puntos MPS 801. Impresora de matriz de puntos MPS 802, Impresora de matriz de puntos MPS 803, Impresora de margarita DPS 1101, Trazadora de gráficos/Impresora C 1520, Monitor color C 1702, Monitor color C M 141.

REQUERIMIENTOS DE ALIMENTACION

220 volts, 50 Hz.

Especificaciones sujetas a cambios sin previo aviso.

LISTA DE PARTES DE C-64

POR FAVOR TENGA EN CUENTA: Los números de partes de Commodore se proveen sólo como referencia y no indican que Commodore las tenga en disponibilidad. Las partes standard industriales (resistores, capacitores, conectores) deberían ser obtenidas localmente. Referencias cruzadas aprobadas para chips TTL, transistores, etc. estarán disponibles en forma manual a través del Departamento de Service en Noviembre de 1984. Las partes únicas o no - standard serán provistas por Commodore y están indicadas en la lista de partes por una "C".

TOP CASE ASSY

Top Case	C	326113-01
Keyboard	С	326166-02
LED Plate	С	326160-01
Nameplate	С	326161-01
Lamp Holder Set	С	903820-03
LED Assembly	С	1001039-01

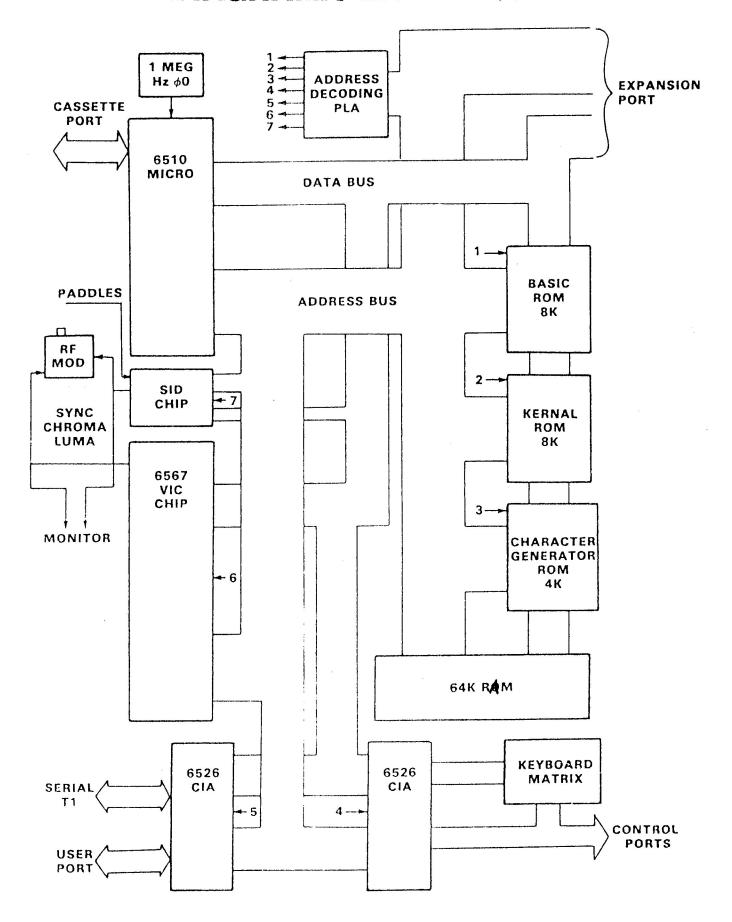
BOTTOM CASE ASSY

Bottom Case	C	326114-01
Foot, Self-Adhesive	C	950157-04
PCB Shield Plate	C	326131-01
PCB Insulation Sheet	C	326288-01

ACCESSORIES

Users Manual	С	320974
Power Supply	С	251053-02
RF Cable	С	326189-01
Switch Box	С	904778-01

DIAGRAMA EN BLOQUE C-64



Hay tres versiones de la C64. La C64 con una salida de video con conector de 5 Pi nes (326106). La C64 con salida de video con conector de 8 Pines (251138), y la C 64B que ha mejorado el diseño del sistema de circuitos reloj (251469). La mayoría de las explicaciones de la teoría de circuitos serán iguales para las 3 versiones. Refiérase al esquema 326106, salvo indicación contraria.

ALIMENTACION

La fuente de alimentación exterior genera tensión regulada de 5 VDC y 9 VAC. 5 VDC se aplica a los Pines 5 y 1 de CN 7 sobre el PCB C64. Filtrado por L5, C97 y C 97 y C 100 es entonces controlado por el interruptor de encendido/apagado S 1. Esta salida 5 VDC alimenta la lógica del microprocesador.

9 VAC es aplicado a los Pines 6 y 7 de CN 7 sobre la pcv. + 12 VDC, 5 VDC + CAN y 9 VDC no regulada son salidas derivadas de la alimentación 9 VAC. La alimentación 9 VAC está disponible en los Pines 10 y 11 del puerto de usuario CN 2.

GENERACION 12 VDC

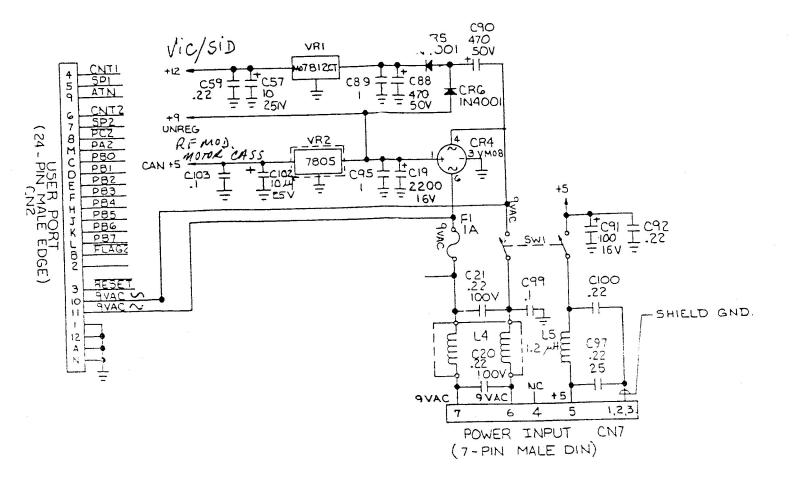
9 VAC es rectificada por CR 5. La salida no regulada DC es filtrada por C 88 y C 89 y luego regulada en 12 VDC por VR 1. La salida regulada es filtrada por C 57 y C 59. Los 12 VDC alimenta el IC VIC, SID y los amplificadores de audio.

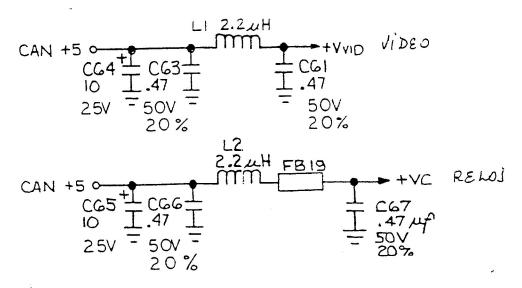
GENERACION + 5 VDC CAN

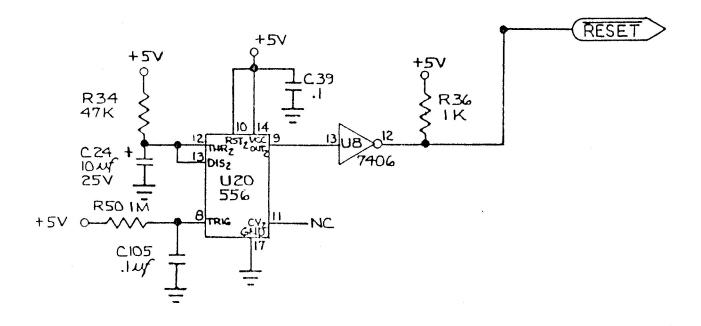
9 VAC es rectificada por CR 4. La salida DC no regulada es filtrada por C 19 y C 95 y luego regulada en 5 VDC por VR 2. La salida regulada es filtrada por C 102 y 103. La salida llamada 5 VDC CAN es separada y filtrada individualmente en 2 salidas llamadas Vvid y Vc. Vvid es la alimentación 5 VDC para los circuitos de video y VC es la alimentación 5 VDC para los circuitos reloj.

GENERACION NO REGULADA DE 9 VDC

CR 6 rectifica la entrada 9 VAC. La salida es 9 VDC no regulada, sin filtrar. Es to alimenta los circuitos amplificadores transistorizados del motor del cassette y el modulador RF en la versión C 64 B.

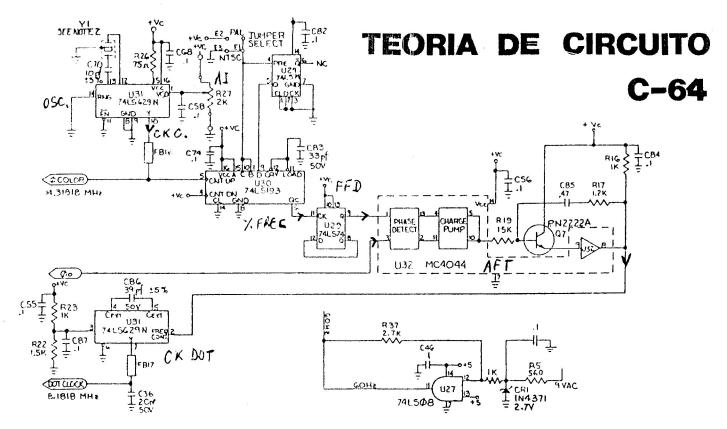






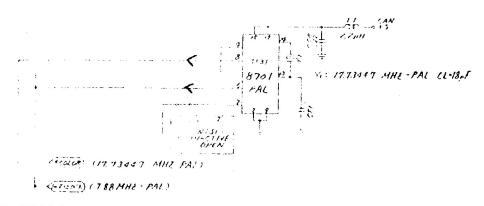
CIRCUITO DEL PROGRAMA INTERNO DE BORRADO

U 20 es un contador de tiempo IC 556 configurado como un multivibrador shot. La amplitud del pulso de salida es determinada por el valor de R 34 y C 24. Amplitud del pulso = 1.1 x R34 x C 24 ~.5 segundos. La salida en PIN 9 es activo "Alto". La salida de U8 es activa "Baja". El borrado inicia todo el programa interno del procesador y hace que el procesador cargue el registro de contador de programa con la dirección de la primera instrucción del programa de sistema operativo lla mado KERNAL. La dirección inicial es almacenada en ubicaciones \$FFFC y \$FFFD. La primera instrucción es decodificada y ejecutada dando Control KERNAL de las operaciones de la computadora. El pulso de borrado funciona cuando se conecta a la computadora.



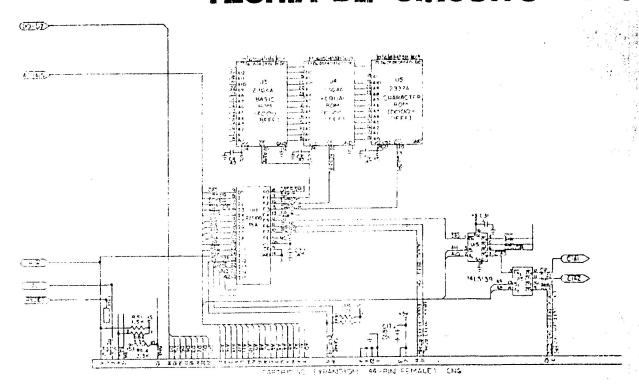
CIRCUITOS RELOJ DEL C64.

Crystal Y1 desarrolla una señal fundamental de frecuencia reloj de 16 Mhz. U31 es un os cilador controlado a doble voltaje. La salida en el PIN 10 es una señal reloj de 14.318 18 Mhz llamada reloj de color. R27 puede ser ajustado para obtener una exacta frecuencia de salida. U30 es un divisor de frecuencia que arroja una señal de 2 Mhz en el PIN 6. U29 es un FLIP FLOP D, que arroja una señal de 1 Mhz sobre el PIN 9. U32 es un detector fase/frecuencia que compara la salida del U29 a fase 0 del reloj y arroja un voltaje en el PIN 8 que es proporcional a la diferencia de fase entre las entradas. La segun da mitad del oscilador controlado a voltaje dual U31 genera una señal reloj de 8.1818 Mhz llamada reloj DOT. El IC VIC divide la señal reloj DOT por ocho y arroja esto como fase 0 sobre el PIN 17. La salida del detector fase/frecuencia se aplica al PIN 2 de en trada de control de frecuencia de U31. Esto causa el enganche del reloj DOT y el reloj de color porque una entrada, PIN 3 de U32, es la fase 0, la cual deriva del reloj dot y la otra entrada PIN 1 de U32, es tomada del reloj color.



CIRCUITOS RELOJ DE LA C64B. VER ESQUEMA 251469

El Crystal Yl desarrolla la senal reloj fundamental de 16 Mhz. U31 es un IC generador reloj que tiene salidas sobre el PIN 6 8.1818 Mhz reloj DOF y PIN 8 en 14.31818 Mhz reloj de color.



ENTRADA Y SALIDA Y DECODIFICACION DE DIRECCION ROM Y PORT DE EXPANSION. ENTRADA Y SALIDA DECODIFICADOR LOGICO DE DIRECCION.

U17 es una matriz programable (PLA). La salida F5 sobre el PIN 12 llamada I/O va "bajo" cuando cualquiera de los otros dispositivos de Entrada y Salida controlados por
U15 son seleccionados. Las direcciones se enumeran abajo para cada dispositivo.

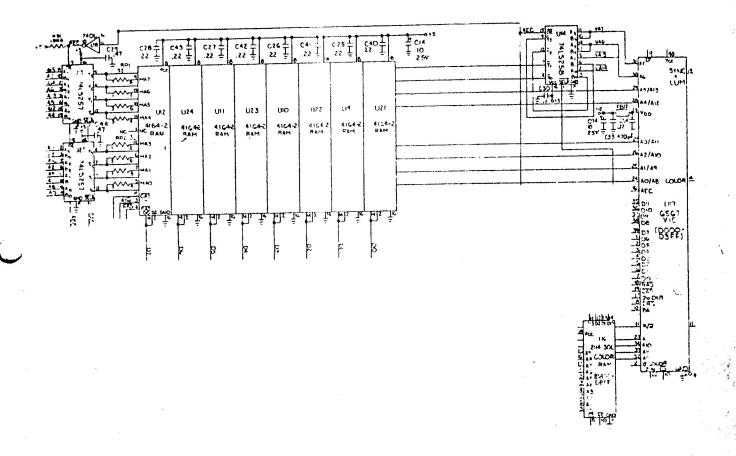
VIC IC	\$D000 - \$D02E
SID IC	\$D400 - \$D7FF
Color Ram	\$D800 - \$DBFF
CIA1	\$DC00 \ \DC0F
CIA2	\$DD00 - \$DD0F
1/0 1	\$DEOO - \$DEFF
1/0 2	\$DF00 - \$DFFF

DIRECCION DE DECODIFICACION ROM

El ROM Básico reside en la ubicación \$A000 - \$BFFF. El PIN 17 de salida F1 de la PLA U17 va "bajo" cuando el ROM BASIC es seleccionado. El ROM KERNAL reside en las ubica ciones \$E000 - \$FFFF. El PIN 16 de salida F 2 de la matriz programable (PLA) U17 va "bajo" cuando el ROM KERNAL es seleccionado. EL GENERADOR DE CARACTERES ROM reside en las ubicaciones \$D000 - \$DFFF. El PIN 15 de salida F3 de la PLA U17 va "bajo" cuando el generador de caracteres ROM es seleccionado.

LAS CONEXIONES DE PORT EXPANSION

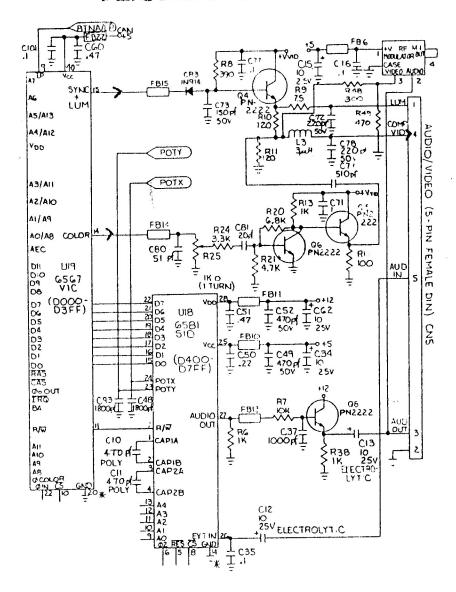
El port expansión es una extensión, de la dirección del microprocesador, datos y linea común de control. ROM L decodifica direcciones \$8000 - \$9FFF y ROM H decodifica direcciones \$E000 - \$FFFF. Hay salidas desde la PLA usada para seleccionar el cartucho insertado en el port de expansión. La entrada 1 I/O desde U15 decodifica direcciones \$DF00 - \$DFFF.



PROGRAMA INTERNO DE CONTROL RAM

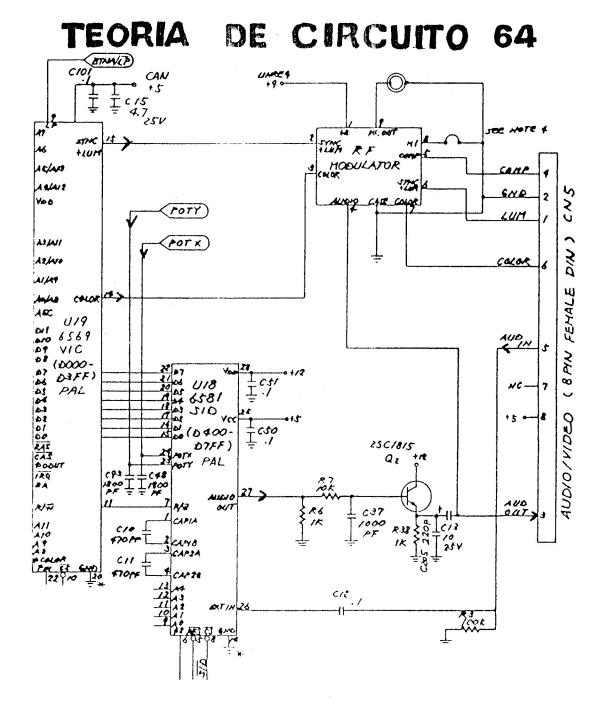
U13 y U25 son multiplexores. Las salidas de dirección desde el microprocesador son pasadas a memoria de libre acceso vía U13 y U25 cuando la salida (AEC) control de habilitación de dirección desde VIC IC es "alto". Cuando AEC es "bajo" las salidas de VIC IC refresca direcciones sobre los PINES 24-31. AFC va bajo cuando el reloj del sistema, fase 2 esta "bajo". Ya que tola la decodificación de Entrada y Salida tiene lugar cuando la fase 2 está "alta", el estímulo es transparente al procesador.

8 DRAMS 4164 proveen 64K bytes de memoria. Un RAM 2114 (U6) provee 512 bytes de memoria asignados para el almacenamiento de datos del color de pantalla.

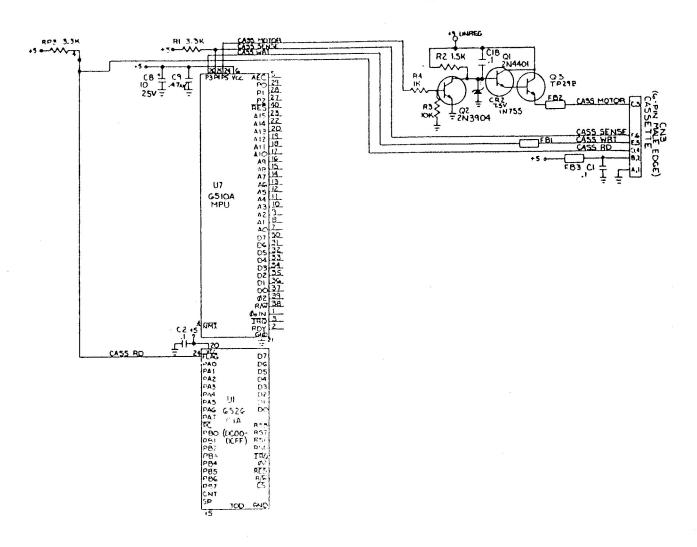


CIRCUITO DE SALIDA DE VIDEO Y AUDIO DE 5 PINES.

El PIN 15 de VIC IC es la salida de sincronismo/luminancia. El PIN 14 es la salida co lor. Una salida compuesta de video se crea mezclando sincronismo/luminancia y color. La salida compuesta se aplica al modulador de RF y también es pasada al conector de monitor CN5 sobre el PIN 4. La salida de color no es posible conectarla al conector CN5 del monitor como en la versión de 8 PINES y el modulador de RF mezcla audio con el video compuesto produciendo la salida RF de TV, a diferencia del modulador de RF en la versión de 8 PINES que crea la salida de video compuesta.

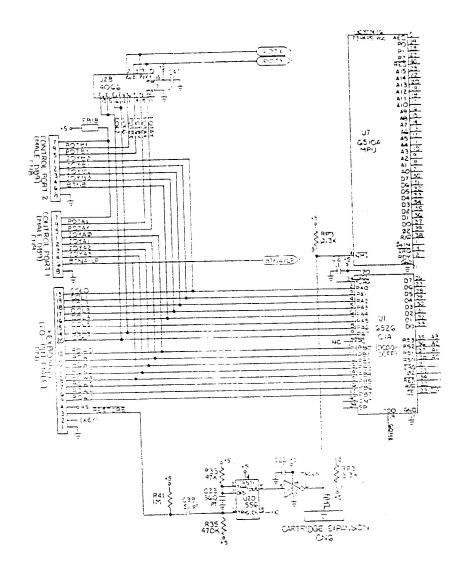


U19 es un VIC (Chip interface de video). Sincronismo (horizontal y vertical) y luminancia (video) sale sobre el PIN 15. Esta señal es transmitida al PIN 2 del modulador de RF. El color sale sobre el PIN 14 y es pasado al PIN 3 del modulador. Las salidas de lápiz óptico son captadas por el VIC IC sobre el PIN 9. U18 es el dispositivo interface de sonido (SID). La salida de audio está sobre el PIN 27, y la entrada de audio está sobre el PIN 26. El modulador de RF mezcla sincronismo/luminancia, color y salida de audio, generando la señal compuesta de TV sobre el PIN 2. El modulador de RF también transmite las salidas VIC al conector monitor CN5. La salida de audio sobre el PIN 27 es amplificada por Q2 y la salida sobre el PIN 3 de CN5. El audio es aplicado al PIN 5 de CN5, luego al PIN 26 de SID. Entradas desde los paddles conectados a los ports de control monitoreados por el SID IC sobre PINES 23 y 24.



CIRCUITOS INTERFACE DEL CASSETTE.

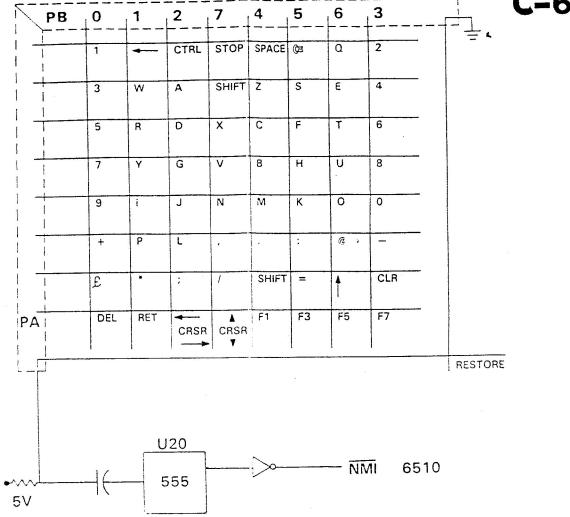
U7 es un microprocesador 6510. Uno de las cualidades de la 6510 está incorporado en el port de entrada y salida paralelo (PO-P5). P3-P5 controla el circuito interface del cassette. P3 PIN 26 de U7 arroja la señal grabada de datos al conector CN3 sobre el PIN E, 5. P4 es una entrada que sensa el swich de play cuando es presionada sobre el deck. P5 es una salida que controla el motor del deck. Cuando P5 va "bajo," Q2 se corta y CR2 regula VB de Q1 a 7.5 voltios, polariza directamente Q1 y Q3 pasando corriente a través de la bobina del motor del deck. U1 es un adaptador Interface complejo (CIA). Ports paralelos, salidas en serie y contadores de tiempo son dispositivos standard de la CIA. Los datos de lectura entran sobre el PIN D, 4 de CN3. U1 acepta la señal de datos de lectura sobre la entrada del PIN 24 (FLAG).



CIRCUITOS INTERFACE DE TECLADO, JOYSTICK Y PADDLE.

INTERFACE DEL TECLADO.

U1 es un adaptador interface complejo, (CIA). Ambos ports paralelos se usan para de codificar las llaves interruptoras del teclado. Las señales del port paralelo A / (PAO-PA7) son salidas. Las señales del port paralelo B (PBO-PB7) son entradas. Un bit "O" es desplazado a través del port paralelo A, cuando una tecla es presionada sobre el teclado, el bit "O" retorna sobre una de las entradas del port paralelo B. Un programa en el KERNAL ROM genera una salida en movimiento de bit "O" sobre el port paralelo A y decodifica el retorno de señales sobre las entradas de port paralelo B. Presionando la llave de restauración hace que U 20 se dispare. El PIN 6 de U8 va "bajo" generando una interrupción no emmascarable (NMI) en el procesador. Es to hace que el procesador ejecute una subrutina que inicia las interfaces de entra da y salida. Si la tecla de stop es presionada al mismo tiempo, los indicadores Basic son tambien iniciados.



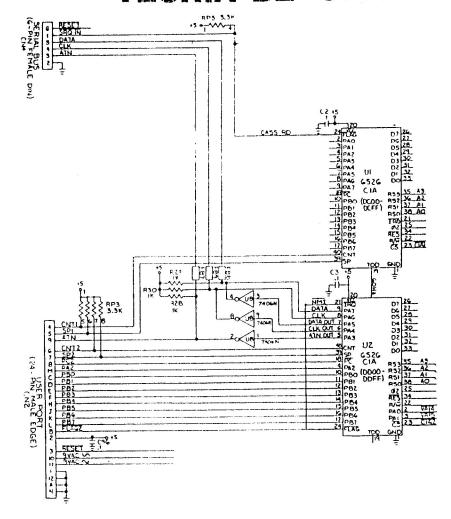
INTERFACE JOYSTICK.

U1 también controla el joystick. El port paralelo A acepta entradas desde el joystick B conectado al port de control 2. El port paralelo B acepta entradas desde el joystick A conectado al port de control 1. Cuando el joystick es movido hacia arriba, abajo, a la izquierda o a la derecha, o el botón de disparo es presionado un potencial a tierra es aplicada a la entrada apropiada de U1.

INTERFACE PADDLE.

Un resistor variable es conectado a la perilla de ajuste sobre el paddle. Cuando el control es rotado, la resistencia varía controlando la constante de tiempo de una red RC. El voltaje desarrollado a través del capacitor entra a un convertidor interno A/D en el Chip U18 (SID). La salida digital es almacenada en uno de los registros del (SID). La posición del paddle puede ser determinada por la lectura de los contenidos del registro apropiado. U18 es un interruptor 4066 CMOS. Las señales desde los paddles son pasadas al Chip SID cuando las salidas habilitadas (ED-E3) de U28 son "altas".

NOTA: Las asignaciones de port U1 estan incorrectas en el esquema. Vea la matriz del teclado para una correcta asignación.



INTERFACE EN SERIE Y CIRCUITOS DE PORT DEL USUARIO.

INTERFACE EN SERIE.

U2 es un adaptador de interface complejo (CIA). Las señales de port paralelo PA3-PA7 controlan la línea común de interface en serie. PA3 es la salida de Atención (ATN). Esta señal es invertida por U8 antes de ser transmitida al dispositivo so bre la línea común. PA4 es la salida de reloj. Los datos transmitidos desde la C 64 al dispositivo sobre la línea común es sincronizada por la señal de reloj. U8 invierte la salida de PA4. PA5 es la salida de datos. U8 invierte esta salida también. Los datos transmitidos desde el dispositivo sobre la línea común a la C 64 son sincronizados por un reloj generado por el dispositivo transmisor. La señal de reloj es introducida sobre PA6. Los datos transmitidos desde el dispositi vo sobre la línea común al C64 es introducida sobre PA7. Cuando un dispositivo sobre la línea común quiere comunicarse con la C64, SRQ IN va "bajo" indicando que este servicio es requerido.

PORT DEL USUARIO.

El port paralelo B de U2 (PBO-PB7) está disponible al port usuario. Las transferencias paralelas de datos con dispositivos externos son facilitadas a través del port paralelo. SP2 y SP1 son port serie bidireccionales.CNT1 y CNT2 son seña les de reloj sincronizado bidireccional para cada port serie.

IDENTIFICACION DE LA PLAQUETA

Hasta la fecha hay 4 versiones de PCB del C64 en uso.

VERSION	FACTORES IDENTIFICANTES	PCB ASSY #	ESQUEMA #
Original	Plaqueta de 5 pines (CN5-el video port tiene 5 pines).	326298-01	326106
A(CR)	Plaqueta de 8 pines (video port tiene 8 pines).	250407-04	251138
В	Plaqueta de 8 pines, circui to de oscilador reducido.	250425	251469
B-2	Plaqueta de 8 pines (oscila dor reducido con cambio en en los componentes).	250441-01*	251469

- Estas plaquetas son intercambiables como la caja y el teclado, etc, sin embargo se debe tener cuidado de proveer al cliente con una unidad que sea compatible con su monitor y cable.
- Cuando son necesarias reparaciones en el nivel de componentes, esté seguro de adquirir la parte apropiada para la plaqueta que Ud. está reparando. La mayoría de los moduladores como otros muchos componentes, son diferentes.
- * La cuarta versión de la plaqueta C64 ha sido desarrollada recientemente y sólo unas pocas pueden estar en el mercado. Es denominada 64B- 2. Todos los circuitos permanecen iguales a los de la 64B (Esquema 251469) con cambios locales de unos pocos componentes.

自自自自自自自

-ф-

<u>ामञ</u>

BOARD LAYOUT #326298-01

LISTA DE PARTES-PCB ASSEMBLY #326298

C -INDICA EL Nº DE PARTES EN STOCK DE COMMODORE

INTEGRA	TED CIRCU	IITS	Managa puntanga di 1 av - 200 biologica da avan	RESISTO	RS (Continu	ied)			
U1,U2	6526 CIA		C 906108-01	R14	100		R30	1	 К
	2364 Basic	DOM	C 901226-01	R16	1K		R31		80
U3	2364 Kerna		C 901227-03	R17	1.2K		R33		7K
U4			C 901227-03	R19	1.2K		R34		7K 7K
U5	2332 Char			R19	6.8K		R35		
U6	2114L-30		901453-01	1 1	 		R37		70K
U7	6510 μ Pro	cessor	C 906107-01	R21	4.7K		0000 00		.7K
U8	7406	61	901522-06	R22	1.5K		R38	1	
U9-U12	4164 (200	n51	901505-01	R23	1K		R39`		90
U13	74LS257		901521-57	R24	3.3K		R41	1	M
U14	74LS258		901521-58	R25	Pot 1K		R43		.3K
U15	74LS139		901521-18	R26	75		R44		.3К
U16	4066		901502-01	R27	Pot 2K		R45		.3K
U17	82S100 PL	.Α	C 906114-01	R28	1K		R46	2	
U18	6581 SID		C 906112-01	R29	1K		R51	1	.5K
U19	6567 VIC I	1	C 906109-01	NOTE: TI	e input video	lice -	on time o	470 ab	m
U20	LM556		901523-03	1					ш,
U21-U24	4164 (200	nS)	901505-01	17	4 watt, resist	tor son	dered to (grouna.	
U25	74LS257		901521-57	RESISTO	R PACKS				
U26	74LS373		901521-29		1			·····	
U27	74LS08		901521-03	RP1,2	33Ω, 8 Pin	(Bourn	is No.		*
U28	4066		901502-01		4308R-102	(-330)			
U29	74LS74		901521-06	3.3KΩ, 8 Pin (Bourns No.					
U30	74LS193		901521-26	RP3	4308R-101-332)				
U31	74LS629		901521-68	RP4					
U32	MC4044		906128-01		1				
TRANSIST	TORS			CAPACIT	ORS				·
				C1-3	Ceramic	.1	μF, 50V		
Q:	2N4401		902652-01	C4-7	Ceramic		μF, 50V,	20%	
Q2	2N3904		902658-01	C8	Electrolytic		μF, 25V,		, -10%
Q3	TIP29 B		902653-01	C9	Ceramic		μF, 50V,		
Q4-8	2N2222		902686-01	C10,11	Ceramic		pF, 50V		
				C12-15	Electrolytic		μF, 25V,	+ 50%	, -10%
DIODES				C16	Ceramic		μF. 50V		
001	0.71/7	IN 4074		C17	Electrolytic			+ 50%	. – 10%
CR1	2.7V Zener			C18	Ceramic		μF, 50V		
CR2	7.5V Zener	111/55		C19	Electrolytic				
CR3	IN914		000120 01	C20,21	Film		μF, 100\	/, 20%	
CR4	Bridge, Var		906129-01	C22	Ceramic		μF, 50V	,	
CR5,6	Rectifier IN	4001		C23	Ceramic		pF, 50V		
RESISTOR	RS All val	ues are in of	hms- 1/4 W,	C24	Electrolytic		μF, 25V,	+ 50%	, -10%
		nless noted		C25-28	Ceramic		μF, 50V		
	T	1		C29	Ceramic		μF, 50V,	20%	
R1	3.3K	R7	10K	C30,31,32			μF, 50V	··	
R2	1.5K	R8	390	C33	Ceramic		μF, 50V,	20%	
R3	10K	R9	75	C34	Electrolytic		μF, 25V,		- 10%
R4	1K	R10	120	C35	Ceramic		μF, 50V	. 00 /0	, , , , , , ,
R5	560	R11	120	C36	Ceramic		pF, 50V		
R6	1K	R13	1K	C37	Ceramic		pF, 50V		
				1 5.77	Coramic	, 550	μπ , υυ v		

LISTA DE PARTES-PCB ASSEMBLY #326298

C - INDICA EL Nº DE PARTES EN STOCK DE COMMODORE (Continúa)

CAPACIT	ORS (Contin	ued)	CAPACI	TORS (Continued)	
C38 C39 C40-43 C44	Ceramic Ceramic Ceramic Ceramic	51 pF, 50V .1 μF, 50V .22 μF, 50V .47 μF, 50V, 20%	C94 C95,96 C97 C98,99	Electrolytic 10 μF, 25V, Ceramic .1 μF, 50V Ceramic .22 μF, 25V Ceramic .1 μF, 50V, 2	
C45,46,47 C48 C49 C50 C51		1 μF, 50V 1800 pF, 50V 470 pF, 50V .22 μF, 50V .47 μF, 50V, 20%	C100 C101 C102 C103 C105	Ceramic .22 μF, 25V Ceramic .1 μF, 50V, 2 Electrolytic 10 μF, 25V, Ceramic .1 μF, 50V Ceramic .1 μF, 50V	20%
C52,53 C54	Ceramic Ceramic	470 pF, 50V .22 μF, 50V	CONNEC	TORS	
C55 C56 C57 C58 C59	Ceramic Ceramic Electrolytic Ceramic Ceramic	.1 μF, 50V .1 μF, 50V 10 μF, 25V, +50%, -10% .1 μF, 50V .22 μF, 50V	CN1 CN4 CN5 CN6 CN7 CN8,9	Header Assy, 20 Pin 6 Pin Din 5 Pin Din 44 Pin Card Edge 7 Pin Din Plug Assy, 9 Pin Rt. Angle	903331-20 903361-01 903362-01 906100-02 906130-01 906126-01
C60,61 C62	Ceramic Electrolytic	.47 μF, 50V, 20% 10 μF, 25V, +50%, -10%	CN10 MISCELL	Header Assy, 3 Pin	
C63	Ceramic	.47 μF, 50V, 20%] }		
C64,65	Electrolytic	10 μF, 25V, +50%, -10%	L1,2	Coil Inductor 2.2 μH Coil Inductor 3.0 μH	901151-17 901151-21
C66,67 C68	Ceramic Ceramic	.47 μF, 50V, 20% .1 μF, 50V	L4 L5	Line Filter Assy Coil Inductor 1.2 μH	906127-01 901152-01
C69 C70	Mica	10 pF, 500V, 5%	Y1	Crystal 14.31818 MHz	C 900558-01
C71 C72	Ceramic Ceramic	.1 μF, 50V 220 pF, 50V	SW1	Rocker Switch DPDT	904500-01
C73	Ceramic Ceramic Ceramic	150 pF, 50V .1 μF, 50V .1 μF, 50V	VR1	Voltage Regulator MC7812CT	901527-01
C77 C78 C79	Ceramic Ceramic	220 pF, 50V 510 pF, 50V	VR2	Voltage Regulator MC7805CT	901527-02
C80 C81	Ceramic Ceramic	51 pF, 50V 20 pF, 50V	M1	Modulator	326130-01
C82 C83	Ceramic Mica	.1 μF, 50V 33 pF, 500V, 5%	F1	Fuse, Normal Blo, 250V, 1.5	5A
C84 C85	Ceramic Ceramic	.1 μF, 50V .47 μF, 50V, 20%	FB1-23	Ferrite Bead	903025-01
C86 C87 C88 C89 C90 C91 C92	Mica Ceramic Electrolytic Ceramic Electrolytic Electrolytic Ceramic	39 pF, 500V, 5% .1 μF, 50V 470 μF, 50V .1 μF, 50V 470 μF, 50V 100 μF, 16V .22 μF, 50V	,	Connector Panel (ON, OFF, Joystick) Cartridge Guide Shield Box Shield Cap	326299-01 326116-01 326265-01 326267-01
C93	Ceramic	1800 pF, 50V			

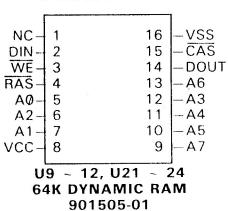
U1, U2 — 906108-01 6526 COMPLEX INTERFACE ADAPTER (CIA)

1 VSS Ground Connection. 2-9 PAO-PA7 Parallel port a signals. Bidirectional pa							
	PIN ASSIGNME	ENT		10-17	PBO-PB7	port. Parallel port b signals. Bidirectional parallel port.	
			1	18	PC	Handshake output. A low pulse is	
GND-	1	40	CNT	4.0	+0 5	generated after a read or write on port b.	
PAO-	2	39	-SP	19	TOD	Time of day clock input. Programmable 50hz or 60hz input.	
PA1-	3	38	-RSO	20	VCC	5VDC input.	
PA2-	4	37	⊢RS1	21	IRQ	Interrupt output to microprocessor input	
PA3-	5	36	-RS2			IRQ.	
PA4-	6	35	RS3	22	R/W	READ/WRITE input from microprocessor's	
PA5-	a contract of the contract of	34	-RES			R/W output.	
PA6	8	33	DBO	23	CS	Chip select input. A low pulse will ac-	
PA7		32	–DB1	0.4	EL 10	tivate CIA.	
PB0-	100 (850)	31	DB2	24	FLAG	Negative edge sensitive interrupt input.	
PB1 -	1000	30	– DB3			Can be used as a handshake line for either parallel port.	
PB2-		29	⊢DB4	25	02	O2 clock input. Connected to processor	
PB3-	10 400	28	– DB5	20	02	common 02 clock.	
PB4 -		27	⊢DB6	26-33	DBO-DB7	Bidirectional data bus. Connects to pro-	
PB5-		26	DB7			cessor data bus.	
PB6-		25	-02	34	RES	Low active reset input. Initializes CIA.	
PB7-		24	– FLAG	35-38	RSO-RS3	Register select inputs. Used to select all	
PC-	18	23	– CS			internal registers for communications with	
TOD-	19	22	– R/W			the parallel ports, time of day clock, and	
VCC-	20	21	IRQ			serial port (SP).	
				39	SP	Serial Port bidirectional connection. An in-	
						ternal shift register converts micropro-	
						cessor parallel data into serial data, and visa-versa.	
				40	CNT	Count input. Internal timers can count	
				40	CIVI	pulses applied to this input. Can be used	
						for frequency dependent operations.	

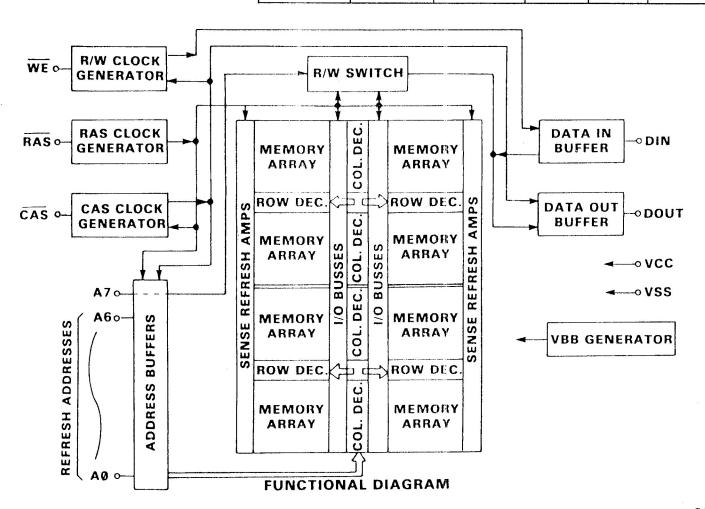
U18 — 906112-01 6581 SOUND INTERFACE DEVICE (SID)

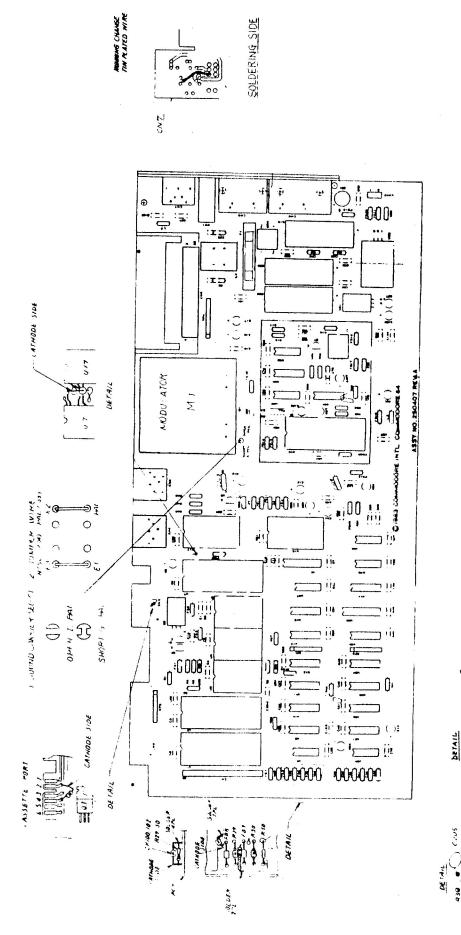
CAP-	PIN ASSIGNMEN		1,2, 3,4 5	CAP1A,1B 2A, 2B RES	Capacitor filter connections. Reset input. A low pulse initializes the SID.
CAP-		1	6	02	Processor phase 2 clock input.
CAP-	2A 2	6 EXT IN	7	R/W	Processor read/write input.
CAP-	2B 2	5 – 5V	8	CS	Chip select input.
RES-	5 2	4 POT X	9-13 14	AO-A4 GND	Address lines from processor.
02-	6 2	3 POT Y	15-22	D0-D7	Do ground connection. Data Bus connections.
R/W-	7 2	2 — D7	23	POT Y	Input to a A/D converter used to detect
CS-	8 2	1			the value of a variable resistor. Commonly
A0-	9 2	0 ⊢ D5			connected to game paddles.
A1-	10 1	9 – D4	24	POT X	Same as POT Y.
A2-	11 1	8 D3	25	VCC	5VDC.
A3-	12 1	7 — D2	26	EXT IN	External audio input.
A4-	13 1	6 - D1	27	Audio out	Audio output. Should be AC coupled to
GND-	14 1	5 – D0	28	Vdd	audio amp. 12VDC.

PIN CONFIGURATION



	 					
COMMODORE	APPROVED	VENDOR	ACCESS		PC	WER
PART NUMBER	SOURCE 1 OF SUPPLY	PART NUMBER	TIME (ns)	CYCLES (ns)	ACTIVE (MW)	STANDBY (MAX)(MW)
901505-01	HITACHI	HM4864-3	200	335	330	20
901505-01	NEC	μPD4164-2	200	375	250	28
901505-01	MITSUBISHI	M5K416NS-20	200	330	275	28
901505-01	MOSTEK	MK4564N-20	200	345	300	22
901505-01	OKI	MSM3764-20	200	330	248	23
901505-01	MICRON TECHNOLOGY	MT4264-3	200	385	300	30
901505-01	HITACHI	HM4864P-3	200	335	330	20
901505-01	MATSUSHITA (PANASONIC)	MN4164P-20	200	330	275	27.5
901505-01	SIEMENS	HYB4164-3	200	330	150	20
901505-01	SHARP	LH2164-Z1	200	330	248	28
901505-01	HITACHI	HM4864AP-3	200	330	242	20
901505-01	TOSHIBA	TMM4164AP-20	200	330	275	22







•

CZOC. IT IS SUITABLE FOR MBITZAFO! RIOT, IT IS SUITABLE FOR 6569 PEV. I AND 6567 PEV 5. DO NOT USE FOR 6567 REV 8 OR 6569 REV. 3.

.[গ

খল

LISTA DE PARTES-PCB ASSEMBLY #250407-04

C - INDICA EL N° DE PARTES EN STOCK DE COMMODORE (Continúa)

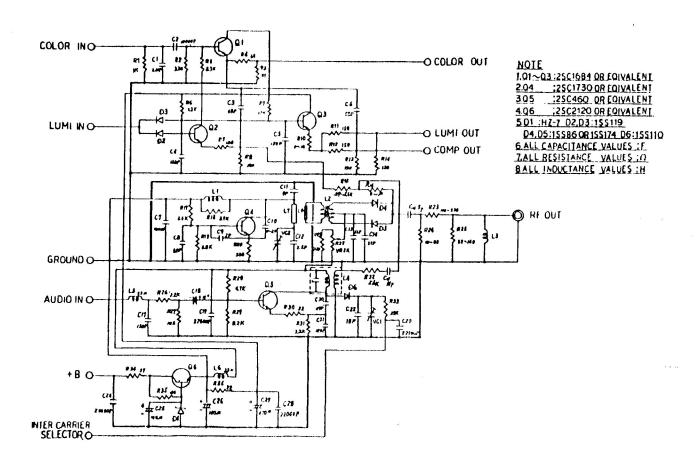
			1	OCK DE COM		
INTEGRA	TED CIRCUITS		RESISTO	RS (Continued)		
U1,U2	6526 CIA	C 906108-01	R26	Jumper Wire	R39	390
U3	2364 Basic ROM	C 901226-01	R27	Pot 500Ω	R41	1M
U4	2364 Kernal ROM	C 901227-03	R28	1K	R42	82
U5	2332 Char ROM	C 901225-01	R29	1K	R43	3.3K
U6	2114L-20 RAM	901453-01	R30	1K	R44	3.3K
U7	6510 μ Processor	C 906107-01	R31	180	R45	3.3K
U8	7406 90	01522-06 sub:	R33	47K	R50	1M
	7416	901522-14	R34	47K	R51	1.5K
U9-U12	4164 (200 nS)	901505-01	R35	470K	R52	300
U13	74LS257	901521-57	R36	1K	R53	390
U14	74LS258	901521-58	R37	2.7K	R100	1K
U15	74LS139	901521-18	R38	,1K	R101	22K
U16	4066	901502-01	0501070		L.L	-
U17	82S100 PLA	C 906114-01	RESISTO	RPACKS		
U18	6581 SID	C 906112-01	RP1,2	33Ω, 8 Pin (Bou	rns No	
U19	6567 VIC II	C 906109-01	1111,2	4308R-102-330		
U20	LM556	901523-03	RP3	3.3KΩ, 8 Pin (B		e
U21-U24	4164 (200 nS)	901505-01	111 3	4308R-101-332		
U25	74LS257	901521-57	RP4	3.3KΩ, 10 Pin	(1)	
U26	74LS373	901521-29	111 4	3.31(1, 10 11)		
U27	74LS08	901521-03	CAPACIT	ors		
U28	4066	901502-01				
U29	74LS74	901521-06	C1-7		1 μF, 25V	
U30	74LS193	901521-26	C8		1-1 N N N N N N N N N N N N N N N N N N	+50%, -10%
U31	74LS629	901521-68	C9		1 μF, 25V	
U32	MC4044	906128-01	C10,11	200 200 10 70 10000 200	0 pF, 50V,	10%
TRANSIST	rope		C12		1 μF, 25V	
TAMISIS	ONS		I I	Electrolytic 1		+50%, -10%
Q1,2	2SC1815 C 90	02693-01 sub:	C16		1 μF, 25V	E00/ 100/
03	TIP29 A	902653-01	C17			+50%, -10%
Q7,8	2SC1815	C 902693-01	C18		1 μF, 25V	
			C19	Electrolytic 220		. 200/
DIODES			C20,21		2 μF, 100V	7, 20%
	0.71/7 11/4074	000100.00	C22		1 μF, 25V	100/
CR1	2.7V Zener IN4371	906103-02	C23		0 pF, 50V,	+50%, -10%
CR2	7.5V Zener IN755	900941-01	C24		0 μF, 25V, 1 μF, 25V	+30%, -10%
CR4	Bridge S2VB10	C 251026-01	C25-33			L 500/. 100/.
	DBA20B	C 251026-02	C34		0 με, 25V, 1 με, 50V	+50%, -10%
	DBA20C	C 251026-03	C35			E 0/. C1
CR5,6	Rectifier IN4001	900750-01	C36		0 pF, 50V, 0 pF, 50V,	
RESISTOR	S - All values are in oh	ms: 1/4 W.	C37			
	5%, unless noted of	i	C38		1 pF, 50V, 1 μF, 25V	J /0 JL
	11		C39-47		1 με, 25V Ο pF, 50V,	10% B
R1	3.3K R6	1K	C48 C49-54		0 pr, 50V, 1 μF, 25V	10/0 0
R2	1.5K RR7	10K	1			
R3	10K R16	1K	C55		1 μF, 50V	
R4	1K R17	2.7K	C56		1 μF, 25V	150% 100
e/e	550 1919	150	C57		U με, 25V, 1 ωΕ, 5ΩV	+50%, -10%
			[].e.e	्र क्रार्क्ष स्वर्	0 JUE, 201V	

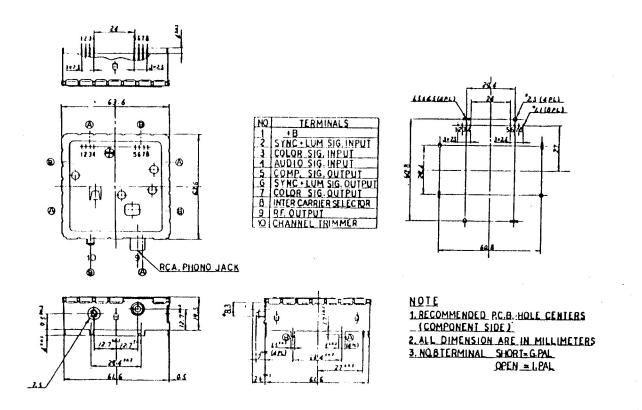
LISTA DE PARTES PCB ASSEMBLY #250407-04

C- INDICA EL N° DE PARTES EN STOCK DE COMMODORE (Continúa)

CAPACIT	ORS (Contin	ued)	CONNEC	CTORS	
C59,60	Ceramic	.1 μF, 25V	CN1	Header Assy, 20 Pin	903331-20
C62,65	Electrolytic	10 μ F, 25V, +50%,	CN4	6 Pin Din	903361-01
		- 10%	CN5	8 Pin Din	325573-01
C66,67,68	Ceramic	.1 μF, 25V	CN6	44 Pin Card Edge	906100-02
C70	Film	16 pF, 5%	CN7	7 Pin Din	251116-01
C74,82	Ceramic	.1 μF, 25V	CN8,9	Plug Assy, 9 Pin MINID	906126-01
C83	Ceramic	82 pF, 5%	CN10	Header Assy, 3 Pin	903332-03
C84	Ceramic	.1 μF, 25V			
C85	Ceramic	.47 μF, 50V, 10%	MISCEL	LANEOUS	
C88	Electrolytic	1000 μF, 25V	L.2	Cail Industry 2 2 11	00115117
C89	Ceramic	.1 μF, 25V	3403115	Coil Inductor 2.2 µH	901151-17
C90	Electrolytic	470 μF, 50V	L4	Coil Inductor 1.2 μH	325570-01
C91	Electrolytic	100 μ F, 16V, +50%,	L5	Choke Coil	C 325559-02
		- 10%	Y1	Crystal 14.31818 MHz	C 900558-01
C92	Ceramic	.1 μF, 25V		01 y 3 (d) 1 4 . 0 1 0 1 0 1 VII 12	C 300330-01
C93	Ceramic	1800 pF, 50V, 10% B	SW1	Rocker Switch DPDT	904500-01
C94	Electrolytic	$10 \mu F$, $25V$, $+50\%$,		HOCKER DVVILCII DI DI	304300-01
		- 10%	VR1	Voltage Regulator	
C95,96	Ceramic	.1 μF, 25V		MC7812CT	901527-01
C97	Ceramic	.22 μF, 25V	VR2	Voltage Regulator	00102701
C98,99	Ceramic	$.1 \mu F, 50V, +80\%,$		MC7805CT	901527-02
		- 20%		111070001	901927-02
C100	Ceramic	.22 μF, 25V	M1	Modulator	251080-01
C101	Ceramic	$.1 \mu F, 50V, +80\%,$		2	
*	·	- 20%	F1	Fuse, Normal Blo, 250V,	1.5A
C102	Electrolytic	10 μF, 25V, +50%,			
	• • • • • • • • • • • • • • • • • • •	- 10%	FB1-5	Ferrite Bead	903025-01
C103	Ceramic	.1 μF, 25V	FB7-23		
C104					
C105	Ceramic	.1 μF, 25V		Connector Panel	
	Electrolytic	10 μF, 25V, 20%		(Power, ON, OFF)	251095-01
C200	Ceramic	.1 μF, 25V		Cartridge Guide	326116-01
				Shield Box	251023-01
				Shield Cap	251024-01

MODULATOR SCHEMATIC #251025





U7 - 906107-016510 MICROPROCESSOR

01

RDY

IRQ

NMI

AEC

02

RES

39

40

1

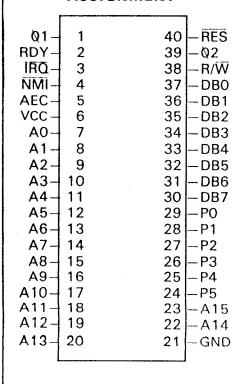
2

3

4

5

	P	ш	V			
ASSI	G	N	M	E	N	T



Phase 1 clock input. This clock input is used to develop the internal overlapping phase 2 clock. 1 MegHz or 2 MegHz speeds.

Single step operation input. A low applied will cause the processor to halt. The current address line being fetched will be on the address bus. Can also be used to interface slower devices to the microprocessor.

Interrupt request input. When a low pulse is applied a jump to a location specified by the contents of FFFE and FFFF will occur to service the interrupt, if the interrupt mask flag is not set. This is a maskable

interrupt.

Non-maskable interrupt input. A low transition will cause a jump to a location specified by FFFA and FFFB to a subroutine which will service the interrupt. Address enable control input. A low applied to will cause the address bus to enter hi impedance state, so other devices can control the address bus.

5VDC input.

VCC 7-20 A0-A15 Address bus outputs. Unidirectional bus used to address memory and I/O devices. 22,23 The address bus can be disabled by con-

trolling the AEC input.

21 **GND** Dc ground connection. 24-29 I/O bidirectional port. This port can be PO-P5 controlled via memory locations 0000 and

0001 = Output register

0000 = Data direction register

DBO-DB7 Bidirectional data bus. This is the bus that 30-37 passes the data to or from any I/O device or memory. 38 R/W

Read/Write output. The processor generates a low level when writing, and a high level when reading. This signal is usually decoded for read or write operations to

memory or I/O.

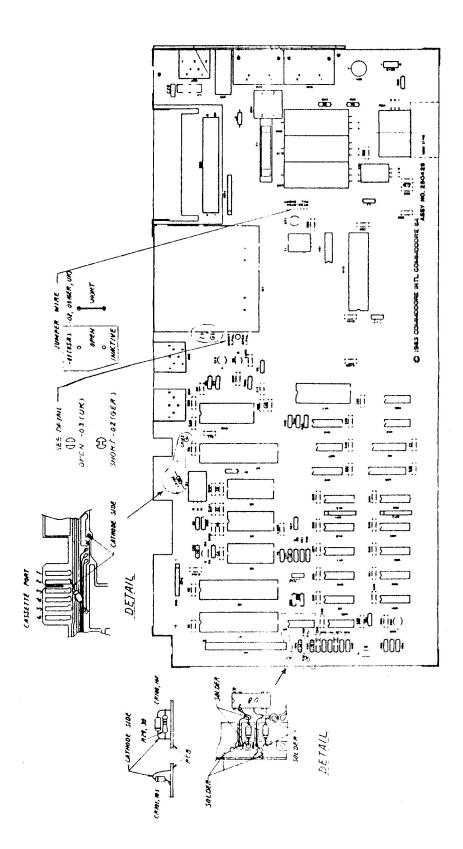
Phase 2 output. The processor generates this clock signal from the phase 1 clock applied. The two clock signals are 180 degrees out of phase. The phase 2 clock is used in decoding I/O and memory on the positive half cycle.

Reset input interrupt. A low pulse causes a jump to a subroutine specified by FFFC and FFFD, which will initialize all processor controlled devices. This occurs during a power up sequence.

PIN **ASSIGNMENT**

		 	1
PE +	1 2 3 4 5	28 27 26 25 24	-VCC -18 -19 -110 -111
14-			111
13-	6	23	-112
12-	7	22	-113
l 1 —	8	21	-114
10-	9	20	-115
F7	10	19	CE
F6-	11	18	-Fo
F5-	12	17	-F1
F4-	13	16	_F2
GND-	14	15	−F3

U17 - 906114-01**PROGRAMMABLE** LOGIC ARRAY (PLA)



		MON	MODULATOR		
SOUND			DAL	71	
SELECT SELECT	×7SC	P.W 25/025-01 PW 25/697-01	10-520	PW 2516	10-165
2	-	-02/66.	-02 (GER) -03 (UK) -02 (GER) -03 (UK)	-02(SER)	-03 (UK)
JUMPER	JUMPER DON'T CARE OPEN SHORT	OPEN	SHORT	DOW'T	DOW'T
SWITCH	SWITCH DON'T CAME DON'T	DOWT	DON'T	CARE POSTION POSITION	VOLLISA!
1,5 1411	TO THE TAIL OF THE SELECT	CAPRIER	778 182		

BOARD LAYOUT #250425-01

LISTA DE PARTES-PCB ASSEMBLY #250425-01

C - INDICA EL Nº DE PARTES EN STOCK DE COMMODORE

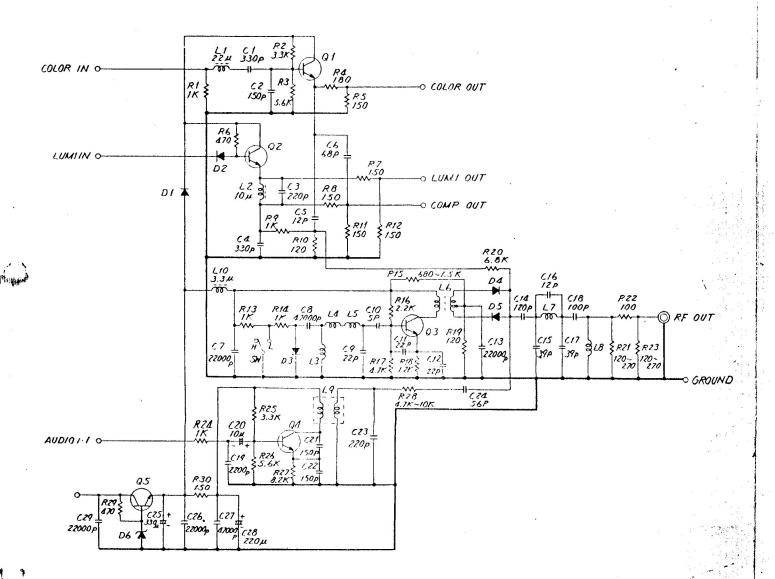
INTEGR	ATED CIRCUITS		TI	ORS (Contin			
			RESIST	UHS (Contin	ued)	 	· •
U1,U2	6526 CIA	C 906108-01		390		R50	1M
.U3	2364 Basic ROM	C 901226-01	1 1	1M	1	R51	1.5K
U4	2364 Kernal ROM	C 901227-03	R42	82		R60	100
U5	2332 Char ROM	C 901225-01		3.3K		R100	1K
U6	2114L-20 RAM	901453-01		3.3K	İ	R101	22K
U7	6510 μ Processor	C 906107-01	R45	3.3K	l		
U8	7406	901522-06 sub:	DE0107			L	_L
	7416	901522-14	RESISTO	OR PACKS			
U9-U12	4164 (200 nS)	901505-01	RP1,2	220 0 0:-	/D	NI-	···
U13	74LS257	901521,57	Nr 1,2	33Ω, 8 Pin		ns No.	
U14	74LS258	901521-58	RP3	4308R-10	the season of the process.		
U15	74LS139	901521-18	nrs	3.3KΩ, 8 F		urns No.	
U16	4066	901502-01	RP4	4308R-10			
U17 *	82S100 PLA	C 906114-01	RP5	3.3KΩ, 10		4 W	
U18	6581 SID	C 906112-01	MP5	1KΩ, 6 Pin	<u> </u>		
U19	6567 VIC II	C 906109-01	CAPACIT	TORS			
U20	LM556	901523-03		T			
U21-U24	4164 (200 nS)	901505-01	C1-7	Ceramic	.1	μF, 25V	
U25	74LS257	901521-57	C9	Ceramic		μF, 25V	
U26	74LS373	901521-29	C10,11	Ceramic		pF, 50V, 10°	2/2
U27	74LS08	901521-03	C12	Ceramic		μF, 25V	, 0
U28	4066	901502-01	C13	Electrolytic			00/ 100/
U31	7701/8701	C 251527-01	C15	Tantalum		μF, 25V, +5 μF, 16V, 20%	0%, -10% "
TDANCIO	TODO		C19	Electrolytic	2200	μΕ 16V, 20,	70
TRANSIS	TORS		C20	Film		μF, 100V, 20	194
Q1	TIP29 A	000050.04	C22	Ceramic		μF, 25V	70
Q2-4	2SC1815	902653-01	C23	Ceramic		pF, 50V, 109	6 cub:
	2301015	C 902693-01			390		o sub.
DIODES			C24	Electrolytic		μF, 25V, +5(7% 10%
			C31,33,34			μF, 25V, 130 μF, 25V	070, -1076
CR1	2.7V Zener IN4371	906103-02	C37			oF, 50V, 10%	á R
CR2	6.8V Zener IN754A		C38	Ceramic		pF, 50V, 5%	
CR4	Bridge S2V310 C	251026-01 sub:	C39-46	Ceramic		μF, 25V	
	DBA20B C	251026-02 sub:	C48		-	oF, 50V, 10%	S R
	DBA20C	C 251026-03	C50,51,53			αF, 25V	, 0
CR5,6	Rectifier IN4001	900750-01	C59	Ceramic		ιF, 25V	
CR9,	IN4148 sub:		C88	Electrolytic			
CR12-16,	IN914		C90	Electrolytic		F, 50V	
100-105	117914		C91	Electrolytic		F, 16V, +50	10%
05010705			C93			F, 50V, 10%	
RESISTOR	RS - All values are in		C101	Ceramic		F, 50V, +80	
	5%, unless noted	f otherwise	C102	Ceramic		F, 25V	70, 20 78
R1	3.3K R26	2 24	C150-152	Ceramic		F, 50V, 10%	
R2	1 1	3.3K	C153	Ceramic		F, 50V, 5%	
R3		180	C154	Ceramic		F, 50V, 10%	
R4	11	47K	C200	Ceramic		F, 25V	
75		47K	C204	Ceramic		F, 50V, 10%	
36	560 R35	470K	C205	Ceramic		F, 50V, 10%	1
70	1K R37	2.7K			220 p	., 50 4, 576	1
'/	10K R38	1K	CT1	Trimmer	40 pl	F	1

LISTA DE PARTES-PCB ASSEMBLY#250425-01

C - INDICA EL N° DE PARTES EN STOCK DE COMMODORE

CONNEC	TORS		MISCELLANEOUS (Continued)			
CN1 CN4 CN5 CN6 CN7 CN8,9 CN10	Header Assy, 20 Pin 6 Pin Din 8 Pin Din 44 Pin Card Edge 7 Pin Din Plug Assy, 9 Pin MINID Header Assy, 3 Pin	903331-20 903361-01 325573-01 906100-02 251116-01 251057-01 903332-03	SW1 VR1 VR2	Rocker Switch DPDT Voltage Regulator MC7812CT Voltage Regulator MC7805CT	904500-01 901527-01 901527-02	
MISCELLANEOUS			M1	Modulator	251696-01	
L1 L4 L5	Coil Inductor 2.2 μH Line Filter Assy Coil Inductor 1.2 μH Crystal 14.31818 MHz	901152-01	F1	Connector Panel (Power, ON, OFF) Cartridge Guide Fuse, Normal Blo, 250V,	251095-01 326116-01 1.5A	
, ,	3.73(3.7.1.31010101112	0 201 407 01				

MODULATOR SCHEMATIC #251696



NOTES

- 1. D1, D2 : MAISIK OR EQUIVALENT
- 2. D3 : MAST OR EQUIVALENT
- 3. D4, D5: 135198 OR EQUIVALENT
- 4. D6 : HZ 7A1 OR EQUIVALENT
- 5. Q1, Q2: 2SC 2405 OR EQUIVALENT
- 6. Q3, Q4: 2SC 2778 OR EQUIVALENT
- 7. Q5 : 2SC 2120Y OR EQUIVALENT
- 8. COMPONENT PARTS VALUE: R=Q, C=F, L=H

	PIN		1-7/39	DBO-DB7	Processor data bus connections. Bidirec-
	ASSIGNM	IENT			tional data.
	-		8	IRQ	Interrupt output. Generates a interrupt
DB6-	1	40 1400			signal to the processor indicating service
DB5-	1 2	40 - VCC			is needed. The light pen input can be
DB3	3	39 – DB7	10	CS	acknowledged thru use of this interrupt. Chip select input. A low signal selects the
DB3-	4	38 – DB8 37 – DB9	, ,	00	VIC 11.
DB2	5	37 – DB9 36 – DB10	11	R/W	Processor read/write connection.
DB1	6	35 - DB11	12	BA	Bus available output. A low pulse output
DBO-	7	34 – A10			indicates the VIC 11 chip wants controls
IRQ⊣	8	33 – A9			of the processor network to process
LP	9	32 – A8			faster video operations that the system
		31 – A7	13	VDD	clock can handle. 12VDC input.
R/W	11	30 – A6(''1'')	14	COLOR	Output contains chrominance, color
BA—	12	29 – A5(A13)		002011	reference burst, and color of display data.
VDD-		28 – A4(A12)	15	SYNC/	Output containing video, horizontal and
COLOR-		27 – A3(A11)		LUM	vertical sync, and luminance information.
100 to 10	15	26 - A2(A10)	16	AEC	Address enable output. This is usually
AEC-	0.00=0	25 - A1(A9)			connected to the processor AEC input,
PHO -		24 - AO(A8)			controlling the address bus.
RAS-		23 – A11			AEC = 0 processor address bus disabled,
CAS-		22 - PHIN			refresh ram. AEC = 1 processor address bus enabled.
VSS-	20	21 - PHCL			This allows transparent refresh
L					operations.
(U19 - 9061	09-01	17	PHO	Phase 0 output. Generated from the
	MULTIPLE		1.0	5.40	phase in signal.
ADDRE	SSES IN PA	RENTHESES	18	RAS	Row address strobe output. Selects proper
					row when addressing dynamic ram for read/write operations or refresh.
			19	CAS	Column address strobe output. Selects
				J. 10	proper column when addressing dynamic
					memory for read or write operation.
			20	VSS	Ground connection.
			21	PHCL	Color clock, 14.31818 MHZ NTSC.
			22	PHIN	Clock input. Determines the dot transfer
			23-24	A0-A13	rate to the display.
			23-24	AU-A13	Dual function address bus. During a micro- processor read or write operation (AEC =
					1), A0 thru A5 are inputs used to address
					47 internal registers. When AEC = 0 =
					02 is low, then A0 thru A13 are outputs
					used to refresh dynamic memory,
			35-38	D8-D11	Data bus extension. Color display memory
				A8-A11	data.
				MO-ATT	Address bus extension. Color displaymemory addressing.
			40	VCC	5VDC input.